

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

5. DIALOG(R)File 347:JAPIO

(c) 2000 JPO & JAPIO. All rts. reserv.

03623620 **Image available**

MANUFACTURE OF THIN CRYSTALLINE SEMICONDUCTOR FILM

PUB. NO.: 03-286520 [JP 3286520 A]

PUBLISHED: December 17, 1991 (19911217)

INVENTOR(s): YAZAKI MASATOSHI

INVENTOR(S): [REDACTED]
APPLICANT(s): SEIKO EPSON CORP [000236] (A Japanese Company or Corporation)
 , JP (Japan)

APPL. NO.: 02-087979 [JP 9087979]

FILED: April 02, 1990 (19900402)

INTL CLASS: [5] H01L-021/20; H01L-021/263; G02F-001/136

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)

JOURNAL: Section: E, Section No. 1181, Vol. 16, No. 116, Pg. 110,
March 24, 1992 (19920324)

ABSTRACT

PURPOSE: To manufacture a thin crystalline semiconductor film which can control the position of a grain boundary by a method wherein a thin polycrystalline semiconductor film is formed on an insulating substrate, an insulating film having a groove is laminated on the film polycrystalline semiconductor and the polycrystalline semiconductor film is irradiated with a laser beam and is recrystallized.

CONSTITUTION: A polycrystalline Si film 2 is formed on an insulating substrate 1 by a CVD method; an insulating film 3 is formed on the polycrystalline Si film 2; groove parts 4 of the insulating film which has been changed to a thin film are formed in the insulating film 3 by a photolithographic method. The heat capacity is changed by the groove parts 4 of the insulating film when a laser beam 5 is radiated. The thermal conductivity at thin-film parts of the insulating film 3 is lower than that in thin-film parts at the groove parts 4 of the insulating film; the fusion heat of the polycrystalline Si film 2 generated by being irradiated with the laser beam 5 is left in the thin-film parts of the insulating film 3 in a concentrated manner. A heat grade is generated inside the polycrystalline Si film 2; the recrystallization progresses from parts directly under the insulating film 3 in the groove parts 4 of the insulating film; a largest recrystallized Si film 6 is obtained in a designated position.

DIALOG(R)File 352:Derwent

(c) 2000 Derwent Info Ltd. All rts. reserv.

008911497 **Image available**

WPI Acc No: 1992-038766/199205

XRAM Acc No: C92-017179

XRPX Acc No: N92-029608

Crystal semiconductor thin film prodn. - by forming polycrystal film on insulator, covering with insulator film, forming grooves and irradiating with laser NoAbstract Dwg 1/2

Patent Assignee: SEIKO EPSON CORP (SHIH)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 3286520	A	19911217	JP 9087979	A	19900402	199205 B

Priority Applications (No Type Date): JP 9087979 A 19900402

Title Terms: CRYSTAL; SEMICONDUCTOR; THIN; FILM; PRODUCE; FORMING;

POLYCRYSTALLINE; FILM; INSULATE; COVER; INSULATE; FILM; FORMING; GROOVE; IRRADIATE; LASER; NOABSTRACT

Derwent Class: L03; P81; U11

International Patent Class (Main): G02F-001/13

International Patent Class (Additional): H01L-021/20

File Segment: CPI; EPI; EngPI

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

公開特許公報(A)

平3-286520

⑫ Int. Cl.³

H 01 L 21/20

// G 02 F 21/263

1/136

識別記号

5 0 0

庁内整理番号

7739-4M

9018-2K

⑬ 公開 平成3年(1991)12月17日

審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 結晶性半導体薄膜の製造方法

⑮ 特 願 平2-87979

⑯ 出 願 平2(1990)4月2日

⑰ 発 明 者 矢 崎 正 俊

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式
会社内

⑱ 出 願 人 セイコーエプソン株式
会社

東京都新宿区西新宿2丁目4番1号

⑲ 代 理 人 弁理士 鈴木 喜三郎 外1名

明 細 書

1. 発明の名称

結晶性半導体薄膜の製造方法

2. 特許請求の範囲

絶縁性基体上に形成した多結晶半導体膜を再結晶化させることにより結晶性半導体薄膜を得るようにした結晶性半導体薄膜の製造方法において、前記絶縁性基体上に前記多結晶半導体膜を形成する工程と、前記多結晶半導体膜上に溝を有する絶縁膜を積層した後、前記多結晶半導体膜にレーザービームを照射させることにより前記再結晶化を行う工程を含むことを特徴とする結晶性半導体薄膜の製造方法。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は結晶性半導体薄膜の製造方法に関するものであって、SOI (Silicon on Insulator)

構造を形成するのに用いて最適なものである。

[従来の技術]

結晶性半導体薄膜の製造方法の従来例として特開昭61-288413号公報に記載されたものがある。第2図(a)～第2図(c)に従来例の実施例を示す工程断面図面を示す。

第2図(a)に示すように、まず石英基板7上に多結晶Si膜2を形成する。次に、第2図(b)に示すように、多結晶Si膜2上にキャップ層を構成するSiO₂膜8を形成した後、レーザービーム5を照射して多結晶Si膜2を溶解再結晶化させる。この結果、第2図(c)に示すように、平坦でクラックのない単結晶Si膜9が形成されるというものであった。

[発明が解決しようとする課題]

しかし、以上に示した従来例によれば、レーザービーム5の照射により溶解し多結晶Si膜2の熱分布はばば一定で、再結晶化は溶解部分の任意の場所から進み、実際に得られる単結晶Si膜には複数の多結晶Si粒が形成され、その結果粒界

の位置も十分に制御できないという問題を有していた。

そこで、本発明においては、結晶粒界の位置を制御可能な結晶性半導体薄膜の製造方法を提供することを目的とする。

【問題を解決するための手段】

本発明は、絶縁性基体上に形成した多結晶半導体膜と再結晶化させることにより結晶性半導体薄膜を得るようにした結晶性半導体薄膜の製造方法において、前記絶縁性基体上に前記多結晶半導体薄膜を形成する工程と、前記多結晶半導体膜上に溝を有する絶縁膜を積層した後、前記多結晶半導体膜にレーザービームを照射させることにより前記再結晶化を行う工程を含むことを特徴とする。

【実施例】

以下において、本発明の実施例を第1図(a)～(c)の工程順断面図に従って示す。

第1図(a)において、まず絶縁性基体1上にCVD法により例えば膜厚1000Å程度の多結晶Si膜2を形成する。

アップ層としての役割を有するため、得られた再結晶Si膜6は平坦でクラックも発生しない。

【発明の効果】

本発明は、以上の実施例において説明したように、制御された結晶成長位置を有し、しかも膜面の平坦度が良好でクラックの発生もない結晶性半導体薄膜を得ることが可能であるという効果を有する。

4. 図面の簡単な説明

第1図(a)～(c)は本発明の実施例を示す工程順断面図。

第2図(a)～(c)は従来の結晶性半導体薄膜の製造方法を示す工程順断面図。

- 1・・・絶縁性基体
- 2・・・多結晶Si膜
- 3・・・絶縁膜
- 4・・・絶縁膜の溝部
- 5・・・レーザービーム

次に第1図(b)に示すように、上述の多結晶Si膜2上にCVD法により、キャップ膜を形成する例えば膜厚2000Å程度の絶縁膜3を形成し、フォトリソグラフィー法により絶縁膜3に溝部4を形成する。この絶縁膜の溝部4を形成したことにより、レーザービーム5照射時の熱容量がかわることになる。絶縁膜3の厚膜部分の熱は絶縁膜の溝部4の薄膜部より熱伝導率が低く、レーザービーム5の照射によって生じた多結晶Si膜2の局所熱は絶縁膜3の厚膜部分に被覆された部分に集中的に残り、多結晶Si膜2内に熱勾配が生じることになる。この結果、放熱が進むにつれて、絶縁膜の溝部4の薄膜化された絶縁膜3直下の部分から再結晶化が進み、温度の高い絶縁膜3の厚膜部分の直下の方へ結晶粒が成長することになる。

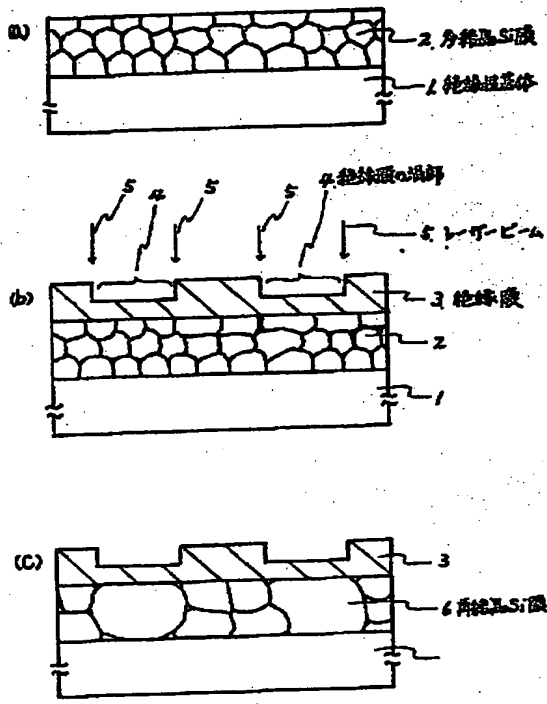
以上の工程の結果、第1図(c)に示すように、あらかじめ指定した位置に最も大きな粒径を有する結晶粒をもった再結晶Si膜6を得ることになる。また、絶縁膜3は再結晶Si膜6のキャ

- 6・・・再結晶Si膜
- 7・・・石英基板
- 8・・・SiO₂膜
- 9・・・単結晶Si膜

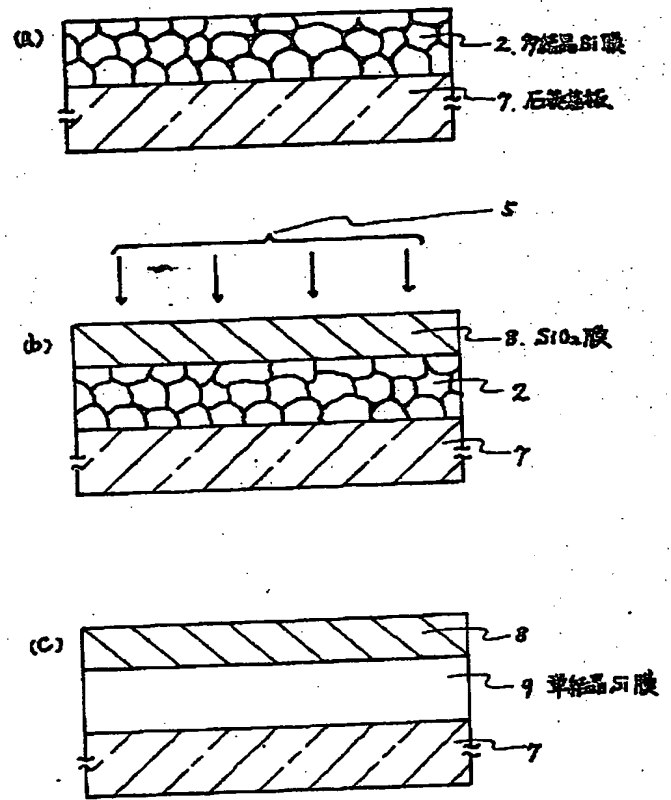
以上

出願人 セイコーエプソン株式会社

代理人 弁理士 鈴木 喜三郎(他1名)



第 1 図



第 2 図